

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-216241
(43)Date of publication of application : 05.08.1994

(51)Int.Cl.

H01L 21/78
B28D 5/00

(21)Application number : 05-023421
(22)Date of filing : 20.01.1993

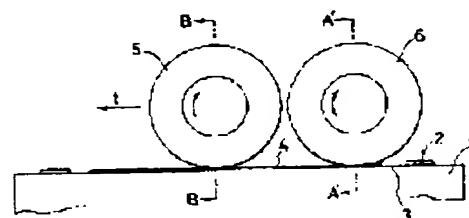
(71)Applicant : DISCO ABRASIVE SYST LTD
(72)Inventor : SEKIYA KENICHI

(54) CUTTING OF WAFER AND THE LIKE

(57)Abstract:

PURPOSE: To prevent small cracks from being generated at both sides of a cutting line and thereby to manufacture chips of good strength by conducting chamfering prior to cutting on condition that cutting feed would be conducted at a relatively high speed.

CONSTITUTION: A semiconductor wafer 4 which is attached onto a protective tape 3 of a frame 2 is mounted and fastened together with the frame 2 on a holding table 1 of a dicing equipment. Before being cut with a rotary blade which holds the wafer 4 on the holding table 1, the wafer is chamfered with a chamfering blade 5 which is fed at a relative speed of 20mm/s or above to that of the rotary blade. A cutting feed speed is set at 30mm/s-10mm/s. The chamfering blade 5 and a cutting blade 6 are mounted on one and the same cutting machine and therefore, chambering and cutting are conducted continuously. Furthermore, both front and rear faces of the wafer 4 are chamfered. By this method, chips of good strength can be manufactured.



LEGAL STATUS

[Date of request for examination] 03.12.1999
[Date of sending the examiner's decision of rejection] 26.02.2002
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]



EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 06216241
PUBLICATION DATE : 05-08-94

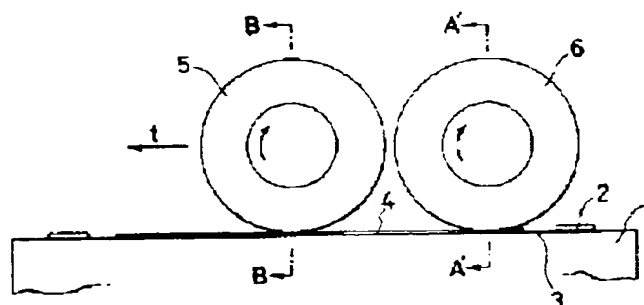
APPLICATION DATE : 20-01-93
APPLICATION NUMBER : 05023421

APPLICANT : DISCO ABRASIVE SYST LTD;

INVENTOR : SEKIYA KENICHI;

INT.CL. : H01L 21/78 B28D 5/00

TITLE : CUTTING OF WAFER AND THE LIKE



ABSTRACT : PURPOSE: To prevent small cracks from being generated at both sides of a cutting line and thereby to manufacture chips of good strength by conducting chamfering prior to cutting on condition that cutting feed would be conducted at a relatively high speed.

CONSTITUTION: A semiconductor wafer 4 which is attached onto a protective tape 3 of a frame 2 is mounted and fastened together with the frame 2 on a holding table 1 of a dicing equipment. Before being cut with a rotary blade which holds the wafer 4 on the holding table 1, the wafer is chamfered with a chamfering blade 5 which is fed at a relative speed of 20mm/s or above to that of the rotary blade. A cutting feed speed is set at 30mm/s-10mm/s. The chamfering blade 5 and a cutting blade 6 are mounted on one and the same cutting machine and therefore, chambering and cutting are conducted continuously. Furthermore, both front and rear faces of the wafer 4 are chamfered. By this method, chips of good strength can be manufactured.

COPYRIGHT: (C)1994,JPO&Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-216241

(13) 公開日 平成6年(1994)8月5日

(51) Int. Cl.
H 0 1 L 21/78
B 2 8 D 5.00

識別記号 庁内整理番号
B 8617-1M
Q 8617-1M
Z 9029-3C

F 1

技術表示箇所

審査請求 未請求 請求項の数 4 F D (全 5 頁)

(21) 出願番号 特願平5-23421

(71) 出願人 000134051

株式会社ディスコ

東京都大田区東糀谷2丁目14番3号

(22) 出願日 平成5年(1993)1月20日

(72) 発明者 関家 憲一

東京都大田区東糀谷2丁目14番3号 株式
会社ディスコ内

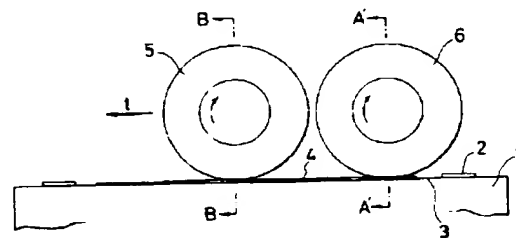
(74) 代理人 弁理士 秋元 輝雄

(54) 【発明の名称】 ウェーハ等の切削方法

(57) 【要約】

【目的】 切削送り速度を比較的高速にしてダイシングを遂行しても、切断ラインの両側端部に細かなクラックが発生せず強度の強いチップを生産できるようにした、半導体ウェーハ等の切削方法を得る。

【構成】 半導体ウェーハ等の被加工物を保持する保持テーブルと、この保持テーブル上の被加工物を切削する回転ブレードとの相対的送り速度が2.0mm/秒以上であり、この回転ブレードによる切削に先立って面取り用ブレードで面取り加工を遂行する。切削送り速度を3.0mm/秒～11.0mm/秒とする。面取り用ブレードと切削用ブレードとを同一の切削装置に装着し、面取り加工と切削加工とを連続させる。被加工物の表裏に面取り加工を施す。



【特許請求の範囲】

【請求項1】 ウェーハ等の被加工物を保持する保持テーブルと、この保持テーブル上の被加工物を切削する回転ブレードとの相対的送り速度が 2.0 mm/秒 以上であり、この回転ブレードによる切削に先立って面取り用ブレードで面取り加工を遂行する、ウェーハ等の切削方法。

【請求項2】 切削送り速度が $3.0\text{ mm/秒} \sim 11.0\text{ mm/秒}$ である、請求項1記載のウェーハ等の切削方法。

【請求項3】 面取り用ブレードと、切削用ブレードとが同一の切削装置に装着されており、面取り加工と切削加工が連続して遂行される、請求項1又は2記載のウェーハ切削方法。

【請求項4】 被加工物の表裏に面取り加工が遂行される、請求項1乃至3記載のウェーハ切削方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体ウェーハ等をダイシングする切削方法に関するものである。

【0002】

【従来の技術】 半導体ウェーハは、ダイシング装置によって切削されIC等のチップに分割される。ダイシング装置では通常図8に示すように、フレームaの保護テーブル上に貼着した半導体ウェーハcを保持テーブルd上に保持し、この保持テーブルdと切断ブレードeとを切削送り速度 t (mm/秒)で相対的に移動してダイシングするようになっている。

【0003】

【発明が解決しようとする課題】 IC等のチップはダイシング後の工程において、ダイボンダー、ワイヤーボンダー等の作業を受けるために単独でピックアップされ、搬送され、圧力が加えられたりする。又、樹脂モールドの際に熱応力が加えられ、パッケージング後においても外力が加えられたりするため、分割されたチップはそれらに耐えられるように強度を充分備えていなければならない。ところで、強度の強いチップを得るには、従来ダイシング装置での切削送り速度 t を 2.0 mm/秒 未満に抑えなければならなかった。切削送り速度を比較的高速にしてダイシングを遂行すると、図9に示すように切削時に切断ラインの両側端部に細かなクラックfが発生し、図10のようにそのクラックfがチップgの周縁部に残存してチップgの強度を弱めてしまうからである。本発明は、このような従来の問題を解決するためになされ、切削送り速度を比較的高速にしてダイシングを遂行しても細かなクラックが発生せず、強度の強いチップを生産できると共にその生産性を向上させるようにした、ウェーハ等の切削方法を提供することを課題としたもの

である。

【0004】

【課題を解決するための手段】 この課題を技術的に解決するための手段として、本発明は、ウェーハ等の被加工物を切削する保持テーブルと、この保持テーブル上の被加工物を保持する回転ブレードとの相対的送り速度が 2.0 mm/秒 以上であり、この回転ブレードによる切削に先立って面取り用ブレードで面取り加工を遂行することを要旨とするものである。更に、切削送り速度が $3.0\text{ mm/秒} \sim 11.0\text{ mm/秒}$ であること、面取り用ブレードと、切削用ブレードとが同一の切削装置に装着されており、面取り加工と切削加工が連続して遂行されること、被加工物の表裏に面取り加工が遂行されること、を要旨とするものである。

【0005】

【作 用】 回転ブレードによる切削に先立って面取り用ブレードで面取り加工を遂行するので、切削送り速度が比較的高速にしてダイシングを遂行しても切断ラインの両側端部に細かなクラックが発生せず、このため強度の強いチップを生産できると共にその生産性の向上が図れる。

【0006】

【実施例】 以下、本発明の実施例を添付図面に基づいて詳説する。図1において、1はダイシング装置の保持テーブルであり、フレーム2の保護テーブル3上に貼着した半導体ウェーハ4を、フレーム2ごと載置固定する。

【0007】 5は面取り用ブレードであり、図2に示すように半導体ウェーハ4にV溝加工を施せるようにしてあり、その刃先の角度 θ は例えば 60° に設定してある。

【0008】 6は切削用ブレードであり、前記面取り用ブレード5の後方に近接して配設され、面取り用ブレード5と同時に同速度で切削送りされることにより図3に示すように半導体ウェーハ4を切削する。この時、切削用ブレード6は、面取り用ブレード5により形成されたV溝の丁度真ん中を切削するように位置決めされる。

【0009】 この場合、切削送り速度 t は従来よりも速くすることが可能となり、即ち相対的送り速度を 2.0 mm/秒 以上でダイシングしても切断ラインの両側端部に細かなクラックが発生せず、図4に示すように上面の周縁部に沿って綺麗に面取り7aされたチップ7を得ることができた。

【0010】 切削送り速度を種々変えてダイシングすることによりチップを形成し、そのチップの強度を従来のものと比較したところ表1のような結果が得られた。図7はそのデータに基づいて作成したグラフ図である。

【表1】

切削送り速度 (mm/秒)	従来チップの 抗折強度 (Kgf)	本発明チップの 抗折強度 (Kgf)
1	0.37	0.50
10	0.43	0.47
15	0.45	0.48
20	0.39	0.49
30	0.25	0.51
40	0.24	0.50
50	0.24	0.50
70	—	0.48
90	—	0.44
110	—	0.41
130	—	0.32
150	—	0.30
170	—	0.28

【0011】表1の各数値は、半導体ウェーハを16mm×8mmのチップにダイシングした後に図5に示す半導体ウェーハにおけるNo. 1～34の箇所から採取した34個のチップを試験片とし、即ち各試験片は図6(i)に示すようにL×M(16mm×8mm)の長方形で厚さNは0.2mmであって、同図(ii)に示すようにスパンPを10mmとし中央部に線荷重Fを掛けて抗折強度を実測し、34個の試験片について平均値を算出したものである。

【0012】この試験結果によると、図7に実線で示す本発明チップは一点鎖線で示す従来チップに比べると抗折強度は遥かに強く、しかも従来チップの場合は切削送り速度が20mm/秒を超えると著しく抗折強度が低下するのに対して、本発明チップの場合は切削送り速度が110mm/秒であってもそれ程抗折強度は低下しなかった。図に110mm/秒での抗折強度は0.41Kgfであり、これは従来チップの20mm/秒での抗折強度0.39Kgfより上回っていた。従って、切削送り速度は従来チップの限界であった20mm/秒を遥かに超えることが可能であり、30mm/秒～110mm/秒の範囲内で十分な強度が得られることが判明した。

【0013】尚、実施例では面取り用ブレードと、切削用ブレードとが同一の切削装置に装着されていて面取り加工と切削加工とが連続して遂行されたが、これらが別々に装着されていて工程も別個に行われるようにしても良い。更に、面取り加工は表面のみであったが、表面両方に面取り加工を施こしても良い。

【0014】又、半導体ウェーハの切削ライン(ストリート)に特性パターンが形成されている場合は、パターンがアルミ等で形成されているためブレードに目詰まりが生じ切削抵抗が増大しチップにストレスが生じるとい

う問題があるが、本発明の場合は面取り用ブレードでパターンを切削除去した後に、切削用ブレードでシリコンのみを切削するので目詰まりが生じ難く、余分なストレスをチップに生じさせることがない。

【0015】

【発明の効果】以上説明したように、本発明によれば、比較的高速の切削送りを条件として先に面取り加工を遂行して細かなクラックが生じないようにしたので、従来ものに比して著しく強度の強いチップが得られると共に、その生産性を向上させることができる等の優れた効果を奏する。

【図面の簡単な説明】

【図1】 本発明の一実施例を示す説明図である。

【図2】 図1のB-B線断面図である。

【図3】 図1のA'-A'線断面図である。

【図4】 切削された本発明チップの拡大斜視図である。

【図5】 チップ試験片の採取場所を示す半導体ウェーハの平面図である。

【図6】 (i)は試験片の大きさを示す平面図、(ii)は試験方法を示す説明図である。

【図7】 試験結果データによる切削送り速度と抗折強度との関係を示すグラフ図である。

【図8】 従来例を示す説明図である。

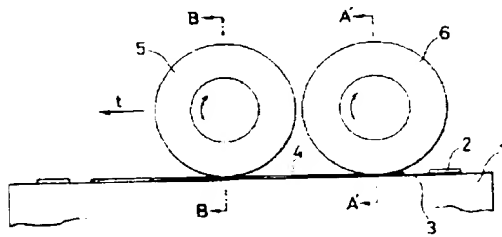
【図9】 図8のA-A線断面図である。

【図10】 従来チップの拡大斜視図である。

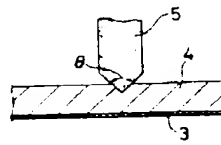
【符号の説明】

1…保持テーブル 2…フレーム 3…保護テープ
4…半導体ウェーハ 5…面取り用ブレード
6…切削用ブレード 7…チップ 7a…面取り

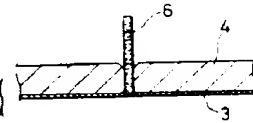
【図1】



【図2】

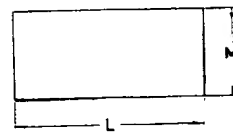


【図3】

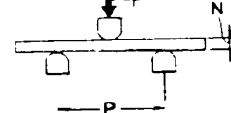


【図6】

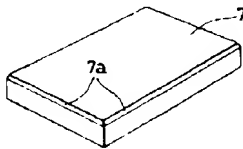
(イ)



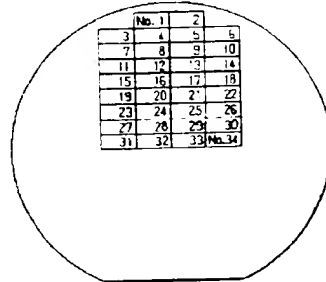
(ロ)



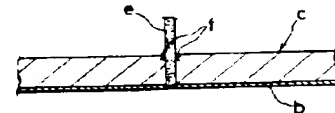
【図4】



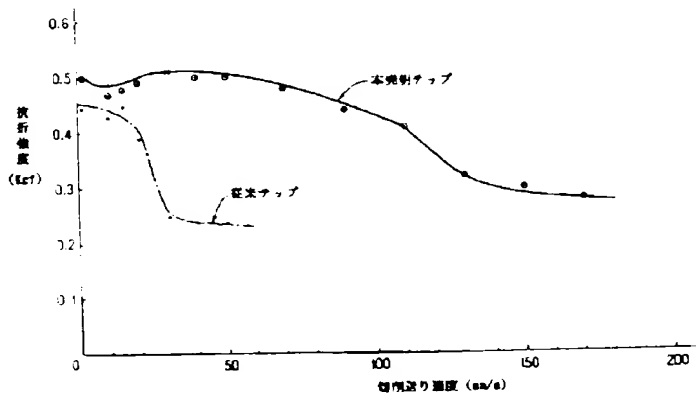
【図5】



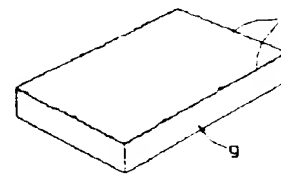
【図9】



【図7】



【図10】



(5)

特開平6-216241

【図8】

